

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-69744

(43) 公開日 平成10年(1998) 3月10日

(51) Int.Cl.<sup>5</sup>

G 1 1 B 21/12

識別記号

庁内整理番号

F I

G 1 1 B 21/12

技術表示箇所

Z

審査請求 未請求 請求項の数7 F D (全 22 頁)

(21) 出願番号 特願平9-181908

(22) 出願日 平成9年(1997) 6月2日

(31) 優先権主張番号 08/659, 204

(32) 優先日 1996年6月5日

(33) 優先権主張国 米国 (US)

(71) 出願人 595170225

インテグラル ベリフェラルズ, インコー  
ポレーテッド

アメリカ合衆国 コロラド州 80301 ブ  
ールダー, フラットアイアン パークウェ  
イ 5775, スイート 100

(72) 発明者 ダン エイ. ハンター

アメリカ合衆国 コロラド州 80303 ボ  
ウルダー, ケンドール ドライブ 1480

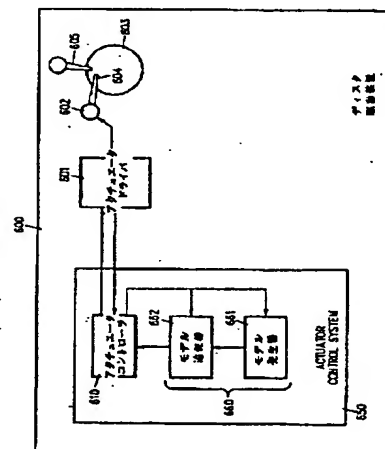
(74) 代理人 弁理士 内原 晋

(54) 【発明の名称】 時間依存型の速度制御を施したディスク駆動装置アクチュエータシステム

(57) 【要約】

【課題】 超小型ディスク駆動装置用の速度制御型アクチュエータ駆動システムであって、所望アクセス位置へのアクチュエータの駆動を最短時間最小誤差で達成する。

【解決方法】 ダイナミックヘッドローディング時などの低速度高ロード状態および正常状態においては、速度制御アクチュエータシステムおよび同方法が有用である。速度制御アクチュエータシステムはディスク駆動装置の動作中に較正を行う自己調節推測器を利用する。したがってこのアクチュエータシステムの動作に影響するディスク駆動装置のパラメータ、特性値およびその他の特徴はこの較正プロセスによりリアルタイムで補正される。この速度制御アクチュエータシステムは、アクチュエータ抵抗の時間変化を補償するアクチュエータ抵抗自己調節推定値の利用により、逆EMF電圧再生時のアクチュエータ抵抗を動的に調整する。



## 【特許請求の範囲】

【請求項1】 ディスク駆動装置用の速度制御を施したアクチュエータシステムであって、  
アクチュエータ信号線と、  
前記アクチュエータ信号線に接続され、そのアクチュエータ信号線への信号を入力信号として受け、その入力信号に応答してモデル帰還信号を発生するモデル速度信号発生器と、  
前記アクチュエータ信号線に接続され、そのアクチュエータ信号線への前記信号を入力信号として受け、その入力信号に応答してモデル誤差補正信号を発生するモデル追従器であって、前記モデル帰還信号と前記モデル誤差補正信号との結合に伴って前記ディスク駆動装置制御用の帰還信号を発生するようにするモデル追従器とを含むディスク駆動装置用の速度制御を施したアクチュエータシステム。

【請求項2】 前記モデル追従器がデジタルモデル追従器をさらに含む請求項1記載のディスク駆動装置用の速度制御を施したアクチュエータシステム。

【請求項3】 前記デジタルモデル追従器が前記アクチュエータ信号線に接続したデジタル補正器をさらに含む請求項2記載のディスク駆動装置用の速度制御を施したアクチュエータシステム。

【請求項4】 前記デジタルモデル追従器が前記アクチュエータ信号線に接続され前記デジタル補正器の入力線に結合されたA-D変換器をさらに含む請求項3記載のディスク駆動装置用の速度制御を施したアクチュエータシステム。

【請求項5】 前記デジタルモデル追従器が前記デジタル補正器の入力線と制御システムとに結合されている請求項1記載のディスク駆動装置用の速度制御を施したアクチュエータシステム。

【請求項6】 前記モデル速度信号発生器がモデル逆EMF信号発生器を含む請求項1記載のディスク駆動装置用の速度制御を施したアクチュエータシステム。

【請求項7】 ディスク駆動装置用の速度制御を施したアクチュエータシステムであって、  
アクチュエータ制御システム帰還線と、  
前記アクチュエータ制御システム帰還線に接続され、モデル信号発生器、モデル追従器、および前記ディスク駆動装置の動作中における較正手段を含む自己調節推測器とを含むディスク駆動装置用の速度制御を施したアクチュエータシステム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は概括的にはディスク駆動装置におけるアクチュエータ速度制御に関し、より詳細には速度帰還ループにおける逆起電力（EMF）電圧を再生し逆EMF電圧の時間依存特性を正確に捉えることに関する。

## 【0002】

【発明が解決しようとする課題】 高性能コンピュータの小型化が進むにつれてディスク駆動装置業界は2.5インチ型および1.8インチ型を導入してきた。これら小型ディスク駆動装置はラップトップコンピュータ用またはパーソナルデジタルアシスタント用に適している。小型ディスク駆動装置の導入は、アクチュエータの寸法および慣性の減少に伴う新しい問題の克服のための再設計を必要とする。同時に、これら小型ディスクドライブの記憶容量の増大は新しい読出し／書き込みプロセスを導入し浮動ヘッド飛行高度を小さくすることによって達成される。

【0003】 浮動ヘッド飛行高度を最小にする手法として最近では肌理なし媒体の利用が進んでいる。しかし、この種の媒体では接触始動／停止式ディスク駆動装置にとって深刻なスティクション（stiction）問題が生じ得る。この問題を解消する一つの手法は媒体に対して動的ヘッドローディングを利用することである。

【0004】 小記録面ディスク駆動装置において動的ヘッドローディングを首尾よく利用するには媒質への接触および損傷なしにヘッドをロードしアンロードしなければならない。したがって、ヘッドのロード速度およびアンロード速度を低くし正確に制御しなければならない。ロード動作の期間中はヘッドが媒質上を飛行していないので、速度制御に使えるヘッドからのセンサ出力帰還信号はない。

【0005】 ヘッド速度制御に用いられる一つの従来技術の手法はアクチュエータ逆EMF電圧 $V_{\text{beaf}}(t)$ を利用している。このアクチュエータ逆EMF電圧 $V_{\text{beaf}}(t)$ をロード／アンロード速度帰還信号として利用する手法には、(i) 逆EMF電圧が直接には観測できないこと、および(ii) 低速アクチュエータおよび小トルク定数アクチュエータの場合は逆EMF電圧がごく小さいこと、の二つの障害がある。

【0006】 アクチュエータ速度制御のための逆EMF電圧の再生はディスク駆動装置の分野では周知である。逆EMF電圧再生に現在用いられている手法の問題の一つは、アクチュエータ抵抗 $R_{\text{act}}$ が既知でありロード妨害が無視できるほど小さいとみなしていることである。実際には、動的ヘッドローディング利用のディスク駆動装置では、ロード妨害がごく小さいという仮定は残念ながら成立しない。

【0007】 また、逆EMF電圧再生に用いられるアクチュエータパラメータ値は製造時の許容誤差、温度、使用年数などにより変動する。これら変動を考慮に入れることなく正確な逆EMF電圧再生を行うことは不可能である。

【0008】 さらに、逆EMF電圧再生における誤差は増幅される。すなわち、低速度動作では利用可能な帰還信号を発生するのに小振幅の逆EMF電圧信号に利得を

乗算するからである。この物理的プロセスは図1に図解してある。アクチュエータ入力電圧 $V_{act}$ をライン10経由で加算接続点30の正極性加算端子に供給する。一方、ライン20経由のアクチュエータ電流 $i_{act}$ はアクチュエータ抵抗 $R_{act}$ に乘算され、乗算結果は加算接続点30の負極性加算端子に供給される。加算接続点30の出力信号が逆EMF電圧 $V_{bemf}$ となる。この信号をユニット40において一定利得 $K$ で増幅し、速度制御アクチュエータシステムに使える帰還信号を発生する。

【0009】この従来技術による速度制御アクチュエータシステムの動作をさらに明らかにするために、次式(1)および(2)に示すアクチュエータの電気的特性および機械的特性を考えよう。すなわち、

【数1】ただし、 $V_{act}(t)$ は時間の関数であらわした電圧、 $R_{act}(t)$ は時間の関数としてあらわしたアクチュエータ抵抗、 $i_{act}$ は時間の関数であらわしたアクチュエータ素子電流、 $L_{act}$ はアクチュエータインダクタンス、 $d/dt$ は時間微分をそれぞれ表す。また、

【数2】ただし、 $J_{act}$ はアクチュエータ慣性、 $\omega(t)$ は時間の関数であらわしたアクチュエータ角速度、 $T_{act}(t)$ は時間の関数であらわしたアクチュエータトルク、 $T_{load}(t)$ は時間の関数であらわしたアクチュエータロードトルク、 $B_{act}$ は粘性摩擦力をそれぞれ示す。

【0010】式(1)および(2)は速度制御アクチュエータシステムに適用可能な一般近似式である。しかし、小記録面ディスク駆動装置においては、これらアクチュエータ特性の影響が記録面のより大きいディスク駆動装置の場合とは違った形で現れる。すなわち、小記録面ディスク駆動装置におけるアクチュエータ組立体の物理的大きさは使用可能な磁石の大きさにも巻線数にも制限を課する。これらの制約があるために、アクチュエータのトルク $K_t$ は小さくなり、アクチュエータインダクタンス $L_{act}$ も小さくなる。したがって、アクチュエータ抵抗 $R_{act}$ はアクチュエータインダクタンス $L_{act}$ よりもずっと大きくなる。この条件の下では、式(1)の右辺の第2項は第1項に対して無視できるほど小さくなり、アクチュエータ電圧 $V_{act}(t)$ の近似式は次式(3)のとおりとなる。

【0011】

【数3】アクチュエータの寸法が小さいことに起因するもう一つの特徴は粘性摩擦係数 $B_{act}$ が慣性 $J_{act}$ よりもずっと小さいことである。したがって、式(2)の右辺の第3項は小記録面ディスク駆動装置では無視でき、式(2)は次のとおりになる。

【0012】

【数4】式(3)および(4)を実現する速度制御アクチュエータシステムにおける速度制御にこの逆EMF電圧 $V_{bemf}$ を用いるために、アクチュエータの逆EMF電圧 $V_{bemf}(t)$ と角速度 $\omega(t)$ との関係が次式(5)で

与えられることを想起されたい。

【0013】

【数5】また、速度制御アクチュエータシステムの根拠を確認するために、アクチュエータ電圧 $V_{act}(t)$ 、アクチュエータ電流 $i_{act}(t)$ 、アクチュエータ抵抗 $R_{act}$ および次式(6)で与えられる逆EMF電圧 $V_{bemf}(t)$ (図2)を考慮する。

【0014】

【数6】式(5)および(6)の組合せにより角速度 $\omega(t)$ が次式(7)により与えられる。

【0015】

【数7】図3は、速度制御アクチュエータシステム電圧信号についての式(3)、および速度帰還信号についての式(5)を実動化する電圧制御アクチュエータシステムの概略図である。図3には三つの帰還ループ、すなわち物理的逆EMF電圧ループ310、アクチュエータ電流帰還ループ320、および速度帰還ループ330がある。

【0016】この速度制御アクチュエータシステムにおいて基準入力電圧 $\omega_{ref}$ を加算接続点301の正極性端子に供給する。速度帰還ループ330の出力信号は加算接続点301の負極性入力端子に加える。加算接続点301からの出力信号は第1の伝達関数 $G_1(s)$ にかけられ、その出力は第2の加算接続点302の正極性入力端子に加えられる。伝達関数 $G_1(s)$ は速度帰還ループの閉ループ特性の制御に通常用いる。

【0017】加算接続点302の負極性入力端子には電流帰還ループ320の出力信号を加える。加算接続点302の出力信号は第2の伝達関数 $G_2(s)$ にかけられる。この伝達関数 $G_2(s)$ は電流帰還ループの閉ループ特性の制御に通常用いる。伝達関数 $G_2(s)$ をかけた出力信号は加算接続点303の正極性入力端子と速度帰還ループ330中の加算接続点304の正極性入力端子とに加える。

【0018】第2の伝達関数 $G_2(s)$ をかけた出力信号がアクチュエータ電圧 $V_{act}(t)$ である。逆EMF電圧帰還ループ310からの物理的逆EMF電圧を加算接続点303の負極性入力端子に加える。加算接続点303の出力信号をユニット305内でアクチュエータ抵抗 $R_{act}$ で除算してアクチュエータ電流 $i_{act}(t)$ を生成する。

【0019】アクチュエータ電流 $i_{act}(t)$ を電流帰還ループ320中の帰還伝達関数 $H_2(s)$ にかけてその出力を加算接続点302の負極性入力端子に加える。アクチュエータ電流 $i_{act}(t)$ はユニット306にも加えられ、このユニットでトルク定数利得 $K_t$ と乗算されて、アクチュエータトルク $T_{act}$ を表す信号となる。また、アクチュエータ電流 $i_{act}(t)$ は帰還ループ330内のユニット331にも加えられる。

【0020】アクチュエータトルク信号は加算接続点3

07の正極性入力端子にも加えられる。アクチュエータ負荷トルク信号を加算接続点307の負極性入力端子に加えて加算接続点307の出力で二つのトルクの差を表すようにする。

【0021】これら二つのトルクの差を表す信号をユニット308内でアクチュエータ慣性 $J_{act}$ とラプラス変換変数 $s$ との積で除算し、角速度 $\omega(t)$ を発生する。次に、ユニット311で角速度 $\omega(t)$ に逆EMF利得 $K_b$ を乗算し、逆EMF電圧 $V_{bemf}$ を発生し、それを加算器303の負極性端子に加える。このようにして帰還ループ310は式(5)を実動化する。また、ユニット309において角速度 $\omega(t)$ をラプラス変換変数 $s$ で除算し、すなわち積分して、角度位置信号 $\theta(t)$ を生ずる。当業者に周知のとおり、加算接続点303および307、並びにユニット305、306、308、309および311はアクチュエータの物理的動作を表示したものである。

【0022】帰還ループ330内のユニット331はアクチュエータ電流 $i_{act}(t)$ にアクチュエータ抵抗推定値 $R_{eq}$ を乗算して、その出力を加算接続点304の負極性入力端子に加える。上に指摘したとおり、加算接続点304の正極性端子にはアクチュエータ電圧 $V_{act}$ を加える。加算接続点305の出力信号はユニット332において逆EMF利得 $K_b$ で除算し、再生角速度 $\omega'(t)$ を発生する。このように帰還ループ330は式(7)を実動化する。角速度 $\omega'(t)$ はユニット333内で伝達関数 $H1(s)$ により処理し、その出力を加算接続点301の負極性入力端子に加える。

【0023】速度制御アクチュエータシステム330は式(3)乃至(7)の右辺の変数および定数を要する。従来技術ではアクチュエータ電流 $i_{act}(t)$ およびアクチュエータ電圧 $V_{act}(i)$ は観測できる。しかし、アクチュエータ抵抗 $R_{act}$ および逆EMF利得 $K_b$ は既知で一定であると仮定してある。速度制御アクチュエータシステム330にSIユニットを用いた場合は、逆EMF利得 $K_b$ およびトルク定数利得 $K_t$ の値は等しくなる。トルク定数利得 $K_t$ は測定できるので逆EMF利得 $K_b$ は実験から得られる。

【0024】図4は逆EMF電圧を利用した従来技術の速度制御を施したアクチュエータシステムの一例を示す。D-A変換器DACからの入力電圧 $V_{in}$ を5キロオームの抵抗器401経由で演算増幅器410の負極性入力端子に加える。この負極性入力端子には5キロオームの抵抗器402および1オームの抵抗器404の直列接続経由で入力基準電圧 $V_{R1}$ も供給する。

【0025】演算増幅器410の正極性入力端子には入力基準電圧 $V_{R1}$ を5キロオームの抵抗器403経由で供給する。また、演算増幅器420からの再生逆EMF電圧TACHを5キロオームの抵抗器421経由で演算増幅器410の正極性端子に供給する。演算増幅器41

0の出力信号はアクチュエータ電圧ACT-である。アクチュエータ電圧ACT+を演算増幅器420の正極性入力端子に加える。アクチュエータ電圧ACT-は5キロオーム抵抗器423経由で演算増幅器420の負極性入力端子に加える。この演算増幅器420の負極性入力端子には可変抵抗器 $R_{eq}$ 経由で基準電圧 $V_{R1}$ も加える。

【0026】回路400についての仮定はアクチュエータ抵抗 $R_{act}$ が一定であり、較正用可変抵抗器 $R_{eq}$ に近似していることである。そこで、再生逆EMF電圧は式(8)、すなわち

【数8】で近似され、回路400については、 $4.5 < R_{act} < 6$ 、 $R_{act} = (5/R_{eq})$ 、および $V_{act} = (ACT+) - (ACT-)$ に対し、

【数9】となる。

【0027】可変抵抗 $R_{eq}$ は $R_{act}$ 概算値が0.5オーム以内に収まるように三つのスイッチで調節する。より詳細に述べると、抵抗値 $R_{eq}$ を較正するのに100mAの電流をアクチュエータに流す。次に、抵抗 $R_{eq}$ におけるスイッチを信号TACHがほぼ零になるまで操作する。動的ヘッドローディングにおけるローディングの期間は逆EMF電圧のこの較正と再生とは十分である。しかし、信号TACHを発生させる回路の利得が大きくなる低速動作ではこの回路は首尾よく動作できない。

【0028】すなわち、可変抵抗 $R_{eq}$ が

【数10】であるとする（ここで $R_{\delta}$ はアクチュエータ抵抗を一定としたときの抵抗誤差）と、再生した逆EMF電圧 $V_{best}(t)$ は

【数10A】または

【数10B】

【数11】で与えられる。

【0029】したがって、抵抗誤差 $R_{\delta}$ がほぼ零の場合は、式(11)において、再生した逆EMF電圧 $V_{best}(t)$ が逆EMF電圧 $V_{bemf}(t)$ の良好な推定値となる。しかし、0.5オーム較正精度で調べると抵抗誤差 $R_{\delta}$ は近似値零にはならないことがわかる。例えば、 $\omega = 3$ ラジアン/秒、 $R_{act} = 10.5$ オーム、 $R_{eq} = 10$ オーム、 $K_b = 20$ mV/ラジアン/秒のディスク駆動装置を検討してみる。

【0030】図5はx軸にアクチュエータ電流をとり、y軸に再生逆EMF電圧 $V_{best}(t)$ をとって示したグラフであり、実線は実際の逆EMF電圧を、点線は再生逆EMF電圧 $V_{best}(t)$ をそれぞれ示す。

【0031】アクチュエータ抵抗 $R_{act}$ を実際の値の5パーセント以内に見積もったとしても、再生した逆EMF電圧 $V_{best}(t)$ は大きい電流値について大きい誤差を生じる。アクチュエータ電流 $i_{act}$ の120mA以上の値に対しては、アクチュエータの動きの方向の推定が誤っている。この大電流値は、ディスク駆動装置ヘッドが動的ヘッドローディングでランブ横断の動きをする際

などの高ロード状態で低速度に対して生じ得る。したがって、従来技術の速度制御アクチュエータシステムは上記状態での使用には適していない。このような低速度高ロード環境で逆EMF電圧を首尾よく使うには新しい速度制御アクチュエータシステムに関する新しい較正手法を必要とする。

#### 【0032】

【課題を解決するための手段】この発明の原理によると新規な速度制御アクチュエータシステムおよびその制御方法が従来技術の速度制御アクチュエータシステムの上記欠点を解消するので、平常状態でも、動的ヘッドローディングで生ずるような低速駆動高ロード状態でも、使用可能となる。この発明の速度制御アクチュエータシステムは自己調節型の評価手段を用い、しかもこの評価手段をディスク駆動装置の動作中に較正する。したがって、アクチュエータシステムの動作に影響を及ぼすディスク駆動装置のパラメータ、特性およびその他の特徴は較正処理によりリアルタイムで補正される。

【0033】この発明の一つの実施例においては、速度制御アクチュエータシステムが逆EMF電圧再生に利用されるアクチュエータ抵抗を動的に調節する。より詳細に述べると、アクチュエータ抵抗を一定であると仮定せず、アクチュエータ抵抗の時間変化を補正するアクチュエータ抵抗自己推定調節をこの速度制御アクチュエータシステムは利用する。一つの実施例では、システムの自己調節部分を各動的ヘッドローディングに先立って再較正する。したがって、速度制御用逆EMF電圧の再生に用いられるアクチュエータ抵抗は動作時のディスク駆動装置の実際のパラメータに基づいており、従来技術の速度制御を施したアクチュエータシステムにおけるような一定の予め設定したある値ではない。

【0034】この発明による速度制御を施したアクチュエータシステムは、アクチュエータ抵抗を時間の関数として扱い定数としては扱わないだけでなく、アクチュエータ抵抗をより正確に表す信号を生じ、したがって従来技術のアナログ表示方式で可能であったよりも正確な逆EMF電圧推定値を生ずる。

【0035】この発明の原理によるアクチュエータ制御システムはモデル追従システムを備える。モデル追従システムは、アクチュエータ制御システムが、ロード外乱の大きい異常動作状態でも正常動作状態でも正確な速度帰還を使えるようにする。

【0036】アクチュエータ制御システム付きのハードディスク駆動装置では、アクチュエータコントローラがアクチュエータ駆動用のアクチュエータ駆動装置を駆動する。この発明の原理は、アクチュエータ正常動作状態時にはアクチュエータからの電流帰還が例えばダンピング特性および電流制限特性を生じるものの、動的ヘッドローディングなど異常動作時には従来技術型速度制御アクチュエータシステムの低信頼性の原因となった他の要

因を生ずるディスク駆動装置に適用できる。

【0037】ディスク駆動装置の動作中はモデル信号発生器は駆動信号または帰還ラインでアクチュエータ駆動装置に加えらる信号を受ける。モデル信号発生器はこの入力信号を処理しモデル出力信号を生ずる。このモデル追従装置は駆動信号を受けその信号に应答して誤差補正出力信号を生ずる。この誤差補正信号とモデル追従出力信号との組合せをこのアクチュエータシステムの帰還速度制御に用いる。

【0038】正常動作時には、モデル信号発生器からのモデル追従出力は例えば角速度推定値か、アクチュエータ電流推定値か、またはその両方である。また、正常動作時には、モデル追従信号および実際の信号は互いに追従し合う関係にあり、したがってモデル追従器はほぼ零の誤差補正信号を生ずる。

【0039】しかし、異常動作中はモデル追従信号が望ましい信号から逸脱する。その状態では、モデル追従器からの誤差信号が異常動作を補償する。したがって、モデル追従器はアクチュエータ速度が異常動作期間中に正確に制御されるように誤差を補正する。

【0040】一つの実施例では、ディスク駆動装置マイクロプロセッサが参照テーブル、すなわち誤差補正信号の線型代表信号を生ずる参照テーブルを用いてモデル追従回路出力信号を発生する。その参照テーブルに格納するデータ変換点の数はそのテーブルを記憶するためのRAMとディスク駆動装置マイクロプロセッサの処理能力との間のトレードオフで定まる。ディスク駆動装置マイクロプロセッサが上記参照テーブル参照と線型内挿とを高速で処理できれば、上記テーブルに格納すべきデータ変換点の数は通常10以下であり、一つの実施例では5である。

#### 【0041】

【発明の実施の形態】この発明の原理による新規な速度制御アクチュエータシステムは従来技術の速度制御アクチュエータシステムの欠点を克服し、動的ヘッドローディングなど低速高ロード状態でも使用可能となる。すなわち、この発明の速度制御アクチュエータシステムは逆EMF電圧再生に用いられるアクチュエータ抵抗を動的に調整する。

【0042】より詳しく述べると、アクチュエータ抵抗を一定とみなさず、この速度制御アクチュエータシステムはアクチュエータ抵抗の自己調節推定を用い、アクチュエータ抵抗の時間変化を補正する。一つの実施例では、このシステムの自己調整部分を各動的ヘッドローディング動作の前に再較正する。したがって、速度制御用逆EMF電圧の再生に用いるアクチュエータ抵抗は動作時のディスク駆動装置の実際のパラメータに基づくのであり、従来技術の速度制御アクチュエータにおけるような一定の予め設定された値ではない。

【0043】この発明の速度制御アクチュエータシステム

ムはアクチュエータ抵抗を一定値としてでなく時間の関数として扱うほか、アクチュエータ抵抗のより正確な表示、したがって従来技術によるアナログ補償方法で可能であったよりも正確な逆EMF電圧推定値を生ずる。すなわち、逆EMF電圧を速度帰還ループ330で推定する従来技術のシステム300と異なり、この発明によると、アクチュエータ制御システム650がモデル追従システム660を含む。以下により詳しく述べるとおり、モデル追従システム660は高ロード外乱の生ずる異常動作の期間にも正常動作の期間にもアクチュエータ制御システム650が正確な速度帰還制御を利用できるようにする。

【0044】アクチュエータ制御システム650内のハードディスク駆動装置600において、アクチュエータコントローラ610はアクチュエータ602駆動用にアクチュエータドライバ601を駆動する。アクチュエータ602は正常動作期間中にはディスク603上でトランスデューサ604を動かし、異常動作期間中にはランブ605に対するトランスデューサ604のロード/アンロード動作を行う。

【0045】動的ヘッドローディングも、アクチュエータコントローラ610、アクチュエータドライバ601、およびディスク駆動装置600内の関連部品の動作も当業者には周知である。特定の形状はこの発明には重要な側面ではない。アクチュエータ602の正常動作状態ではアクチュエータ602からの電流帰還が例えばダンピング特性および電流制限特性を与えるが、動的ヘッドローディングなど異常動作状態では従来技術の速度制御アクチュエータ制御システムの信頼度の低下要因となるほかの要素を生ずるようなあらゆるディスク駆動装置にこの発明の原理は適用できる。

【0046】ディスク駆動装置600の動作期間中にモデル信号発生器661は駆動信号、またはアクチュエータドライバ601向けの信号を受ける。モデル信号発生器661はこの入力信号を処理してモデル合致信号を発生し、モデル追従器662に入力信号として加える。このモデル追従器にはモデル合致信号のほかにはアクチュエータドライバ601からの実際の信号も加える。

【0047】実際の信号とモデル合致信号との間の差、すなわち誤差信号はアクチュエータ602の実際の動作とアクチュエータ602との間のモデル合致動作との変動を表す。モデル追従器662は後述のとおりこの誤差信号を処理して、アクチュエータコントローラ610への誤差補正信号を発生する。

【0048】正常動作中は、モデル信号発生器661からのモデル合致信号は例えば角速度推定値、アクチュエータ電流推定値またはこれらの両方である。また、正常動作中は、モデル追従信号およびモデル追従器662への実際の信号はお互いに他方に追従し、したがってモデル追従器662は従来技術の速度制御帰還ループ300

の発生信号と同様に誤差補正信号を発生する。

【0049】しかし、異常動作期間には、モデル合致信号とモデル追従器662への実際の信号との間には差が生ずる。この状態では、誤差信号が異常動作進行中であることをモデル追従器662に伝える。したがって、モデル追従器662が、その異常動作中にアクチュエータ602の速度を正確に制御するように上記誤差信号の大きさに基づき誤差補正信号を補正する。

【0050】モデル追従システム660の動作は、振れ補正用にある種のディスク駆動装置で用いられているフィードフォワード制御とは著しく異なるものである。すなわち、フィードフォワード制御システムはアクチュエータコントローラ内に大きい既知の信号を生じ、その既知の信号が振れを近似的に示し、その振れによる位置誤差信号の差分をそれによって減少させる。しかし、フィードフォワード振れ補正に必要なサンプリングほかの動作はシステム全体の安定度に影響を及ぼす。これに対して、モデル追従方式660はアクチュエータ602の動きにおける外乱を検出してその外乱を補正するだけであってシステム全体の安定度には影響を及ぼさない。この動作は外乱測定には誤りはないものと仮定している。センサ雑音はモデル追従システム660の全体的安定度に影響を及ぼし得る。

【0051】図7はモデル追従システム660のより詳細な構成図である。図7に示したアクチュエータコントローラ610には、利得 $K_i$ で与えられる帰還電流伝達関数素子721、加算接続点701、電圧伝達関数素子771、および加算接続点710のみを示す。加算接続点710への入力信号 $V_{ref}$ はアクチュエータコントローラ610により慣用の手法で発生する。アクチュエータドライバ601は図7ではアクチュエータ増幅伝達関数素子702として示してある。アクチュエータ602はその物理的特性を特徴づける図7中の種々の接続点およびユニットで示してある。アクチュエータ602の内部についてより詳細に述べると、接続点603および607並びにユニット605、606、608および609は、接続点303および307並びにユニット305、306、308および309とそれぞれ同じであり、したがって、これら構成素子に関する上述の説明は接続点603および607並びにユニット605、606、608および609に適用できる。

【0052】モデル信号発生器661はこの実施例では実際の物理的システムのものと同様の構成を備える。より詳細に述べると、モデル信号発生器661内のモデル合致接続点またはユニットには、実際の物理的システムにおける対応接続点または対応ユニットの符号にモデルの意味の「m」を追加して示してある。電圧伝達関数素子711の処理出力信号は加算接続点701およびモデル加算接続点701mの正極性入力端子に加える。モデル合致アクチュエータ電流はユニット721mを駆動



し、このユニットでアクチュエータ電流  $i_a$  を利得  $K_{mi}$  で調節し、その出力信号をモデル加算接続点 701m の負極性入力端子に加える。

【0053】ユニット 702m ではモデル合致加算接続点 701m からの出力信号をモデル増幅器利得  $K_{mamp}$  により調節し、その出力信号を第2のモデル加算接続点 703m の正極性入力端子に加える。この加算接続点 703m の負極性入力端子には、ユニット 709m でモデル角速度  $\omega_m$  を利得  $K_{mb}$  により調整して発生したモデル逆EMF電圧を加える。

【0054】モデル加算接続点 703m からの出力電圧はモデル合致アクチュエータ電圧をユニット 705m 内でモデル合致アクチュエータ抵抗  $R_{act}$  により除算して発生したモデルアクチュエータ電流  $i_a$  によるものである。モデルユニット 706m においては、モデル合致アクチュエータ電流  $i_a$  をモデル合致トルク定数利得  $K_{mt}$  で調節し、その出力をユニット 1708m 内において  $J_m$  により除算しモデル角速度  $\omega_m$  を発生する。すなわち、この実施例はモデル信号発生器 661 でモデル追従器 66 への入力のモデル角速度  $\omega_m$  およびモデルアクチュエータ電流を発生する。

【0055】モデル追従器 660 には実際のアクチュエータ電流  $i_{act}$  および角速度  $\omega$ 、すなわちディスク駆動装置内の適当な信号から取り出した角速度  $\omega$  も入力信号として加える。角速度  $\omega$  を表す信号を発生するのに用いる方法は特定する必要はない。モデル信号発生器 661 における信号表示がディスク駆動装置そのものの信号表示と同一であれば十分である。角速度  $\omega$  表示信号を発生するためのいくつかの手法を次に述べる。

【0056】モデル追従器 662 内の加算接続点 763 は正極性入力端子にモデル合致角速度  $\omega_m$  を受け負極性入力端子に実際の角速度  $\omega$  を受ける。加算接続点 763 からの速度誤差信号  $\Delta m \omega$  はこれら二つの角速度の差である。

【0057】速度誤差信号  $\Delta m \omega$  はユニット 764 内で伝達関数  $K_2$ 、すなわち一般伝達関数  $G_5(s)$  の一例である  $K_2$  による処理を受ける。一つの実施例ではこの伝達関数は正常動作および異常動作対応のひと組の参照テーブルである。速度誤差信号  $\Delta m \omega$  の大きさをテーブルの選択に用い、そのテーブルからの特定の誤差補正出力信号を加算接続点 710 に加える。

【0058】モデル追従器 662 内の加算接続点 765 はモデル合致アクチュエータ電流  $i_a$  を正極性入力端子に受け、実際のアクチュエータ電流  $i_{act}$  を負極性入力端子に受ける。加算接続点 765 からの電流誤差信号  $\Delta i_m$  はこれら二つの電流の差である。

【0059】電流誤差信号  $\Delta i_m$  はユニット 766 内で伝達関数  $K_1$ 、すなわち一般伝達関数  $G_4(s)$  の一例である伝達関数  $K_1$  による処理を受ける。一つの実施例では、この伝達関数は異常動作および正常動作対応のひと

と組の参照テーブルである。電流誤差信号  $\Delta i_m$  の大きさをテーブルの選択に用い、そのテーブルからの特定の誤差補正出力信号を加算接続点 701 に加える。

【0060】図8Aは正規化入力信号  $V_{ref}$ 、すなわちアクチュエータシステムへの信号トレースを示し、図8Bはアクチュエータシステム駆動用の所望の正規化出力信号 802 を示す。このアクチュエータシステム用の制御システムは、時間の関数として、一状態例えば信号トレース 803 (図8C) および速度状態例えば信号トレース 804 (図8D) をそれぞれ有する。これら図8Cおよび8Dにそれぞれ示した信号トレース 803 および 804 は逆EMF制御モデル、例えば伝統的制御法則を実動化するモデルを用いて発生する。

【0061】上述のとおり、アクチュエータシステムの正常動作では図8Cおよび8Dに示したモデル状態の組合せによって、図8Bに示した所望の出力信号 802 が得られる。しかし、アクチュエータシステムに外乱が作用すると、このアクチュエータシステムのモデル合致位置および速度状態対時間関係は図8Eおよび8Fにそれぞれ示した信号トレース 805 および 806 でそれぞれ表される。図8Eおよび8Fには、外乱にตอบสนองしてモデルに発生させるのが好ましい所望の位置トレース 803 および所望の速度トレース 804 も示してある。図8Gは、慣用の制御法則に基づくモデル信号発生器のみを外乱にตอบสนองして用いた場合の出力信号 807 中の出力誤差 809 を示す。

【0062】しかし、この発明の原理によると、モデル追従器はモデル信号発生器とともに用いられる。外乱が作用すると、モデル追従器は、所望位置状態および所望速度状態がモデル追従器およびモデル推定器からの信号の結合時に得られるように、出力信号を生ずる。したがって、出力信号 808 は、外乱例えば動的ヘッドローディングがこのアクチュエータシステムに作用しているときよりも所望の出力信号 802 のあとに生ずる。すなわち、モデル追従器の追加により、モデル信号発生器で生ずる出力信号中の誤差は消滅するか著しく低減される。

【0063】図9は、速度制御アクチュエータシステムにつき式(3)を実動化し速度帰還信号につき式(5)を実動化するこの発明の速度制御アクチュエータシステム 900 の概略図である。図3中の構成要素および接続点と同一の図9中の構成要素には同じ参照数字が付けてある。速度制御アクチュエータシステム 900 は三つの帰還ループ、すなわちアクチュエータの実際の角速度  $\omega(t)$  を物理的逆EMF利得  $K_b$  で調整する物理的逆EMF電圧帰還ループ 910 と、アクチュエータ電流帰還ループ 920 と、この発明の原理により逆EMF電圧を再生する速度帰還ループ 930 とを含む。ループ 910 および 920 は従来技術のループ 310 および 320 とそれぞれ同じであるので、後者のループに関する上述の説明は前者のループにそのまま該当する。

【0064】速度制御アクチュエータシステム900においては、基準入力電圧 $\omega_{ref}$ を加算接続点301の正極性端子に加え、速度帰還ループ930の出力信号を加算接続点301の負極性入力端子に加える。加算接続点301からの出力信号は第1の伝達関数 $G1(s)$ による処理を受け、その出力は第2の加算接続点302の正極性入力端子に加えられる。

【0065】加算接続点302の負極性入力端子は電流帰還ループ920の出力信号で駆動される。この加算接続点302からの出力信号は第2の伝達関数 $G2(s)$ 素子による処理を受ける。通常は伝達関数 $G2(s)$ 素子はボイスコイル駆動用電力増幅器ICである。伝達関数 $G2(s)$ からの出力信号は加算接続点303の正極性入力端子および速度帰還ループ930内の加算接続点933の正極性入力端子を駆動する。

【0066】第2の伝達関数 $G2(s)$ 素子からの出力信号はアクチュエータ電圧 $V_{act}(t)$ である。逆EMF電圧帰還ループ910からの逆EMF電圧は加算接続点303の負極性入力端子を駆動する。加算接続点303からのアクチュエータ電圧 $V_{act}(t)$ はアクチュエータコイルの端子電圧であり、実際のアクチュエータ抵抗 $R_{act}$ でこのアクチュエータ電圧 $V_{act}(t)$ を除算してアクチュエータ電流 $i_{act}(t)$ を発生する。

【0067】アクチュエータ電流 $i_{act}(t)$ は電流帰還ループ920内の帰還伝達関数 $H2(s)$ 素子を駆動し、後者の伝達関数 $H2(s)$ 素子による処理の出力信号は加算接続点302の負極性入力端子への信号となる。トルク定数利得 $K_t$ 、すなわちアクチュエータの物理的トルク定数を乗算したアクチュエータ電流 $i_{act}(t)$ はアクチュエータトルク $T_{act}$ を表す信号を生ずる。また、アクチュエータ電流 $i_{act}(t)$ は帰還ループ930中のユニット931を駆動する。

【0068】アクチュエータトルク信号は加算接続点307の正極性入力端子に加える。アクチュエータロードトルク信号は加算接続点307の負極性入力端子に加え、加算接続点307の出力信号がこれら二つのトルクの差を表すようにする。

【0069】これら二つのトルクの差を表す信号をアクチュエータ慣性 $J_{act}$ とラプラス変換変数 $s$ との積でユニット308において除算し、角速度 $\omega(t)$ を発生する。角速度 $\omega(t)$ にはユニット311において逆EMF利得 $K_b$ を乗算して逆EMF電圧 $V_{emf}$ を発生し、その電圧 $V_{emf}$ を加算接続点303の負極性入力端子に加える。したがって、式(5)は帰還ループ310を表す。また、ユニット309において、角速度 $\omega(t)$ をラプラス変換変数 $s$ で除算し、すなわち積分し、角度位置信号 $\theta(t)$ を生ずる。

【0070】アクチュエータ電流 $i_{act}(t)$ にアクチュエータ抵抗 $R_{act}$ を推定した一定の抵抗値 $R_{eq}$ を乗算する従来技術のシステム300と違って、モデル信号発

生器961およびモデル追従器962の両方を含む速度帰還ループ930は再生逆EMF電圧発生においてアクチュエータ抵抗 $R_{act}$ の推定を再生角速度 $\omega_{est}(t)$ およびアクチュエータ電流 $i_{act}(t)$ の関数として調節する。より詳細に述べると、図9に示すとおり、アクチュエータ電流 $i_{act}(t)$ はユニット931に加えられ、このユニット931において一定抵抗値 $R_{eq}$ を乗算して、モデル信号発生器961中の加算接続点933の第1の負極性入力端子に加える信号を発生する。

【0071】また、アクチュエータ電流 $i_{act}(t)$ をモデルへの誤差を補正する角速度および電流依存の誤差補正信号を発生するための自己調節ユニット932に同時に加える。図9においては、線934を自己調節ユニット932横断矢印付きで描いてあり、これによってユニット932が、ユニット332出力信号である再生角速度 $\omega_{est}(t)$ に基づく自己調節型であることを表示している。自己調節ユニット932の出力信号は加算接続点933の第2の負極性入力端子に加えられる。この加算接続点933の正極性入力端子にはアクチュエータ電圧 $V_{act}$ を加える。

【0072】加算接続点933の出力信号はユニット332において逆EMF利得 $K_b$ により除算し、再生角速度 $\omega_{est}(t)$ を発生する。すなわち、この発明の原理によると、アクチュエータコイルの端子間の再生電圧降下は二つの成分、すなわち定常状態成分と時間変動成分とを有する。定常状態成分は、ユニット931および932とアクチュエータ電圧 $V_{act}$ およびユニット931出力信号を受ける加算接続点933の一部とを含むモデル信号発生器961で発生する。時間変動成分はアクチュエータ電流 $i_{act}(t)$ とモデル追従器962たる再生角速度 $\omega_{est}(t)$ とを受ける自己調節ユニット932が供給する。

【0073】アクチュエータ抵抗 $R_{act}$ の自己調節時間変動成分によって、速度制御アクチュエータシステム900は速度制御アクチュエータシステム300に対比して強固になる。後述のとおり、自己調節ユニット932は例えば製造過程の諸偏差、温度変化に伴う変動、経時変化などを透明性をもって補正する。

【0074】上述のとおり、可変抵抗 $R_{eq}$ は

【数11A】で与えられ、この抵抗を再生逆EMF電圧 $V_{best}(t)$ の発生に用いる場合は、電圧 $V_{best}(t)$ は

【数11B】で与えられる。しかし、自己調節ユニット932により、再生逆EMF電圧 $V_{best}(t)$ は

【数11C】で与えられる。安定度を損なう正帰還信号の発生を確実に防止するために、誤差限界値 $\epsilon$ を

【数11D】となるように定義する。誤差限界値 $\epsilon$ は再生逆EMF電圧の精度を定義する。より詳細に述べると、誤差限界値 $\epsilon$ は再生逆EMF電圧が低速度高外乱動作を含む実際の逆EMF電圧と近似的に同じ特性を持つ



ように選ぶ。一つの実施例では、誤差限界値 $\varepsilon$ は0.01である。

【0075】より詳細に次に述べる実施例においては、アクチュエータ制御システム650内の速度帰還信号の発生の際にモデル追従システム660をアナログ推測器およびデジタル推測器の組合せとして実動化している。アナログ推測器、すなわちモデル信号発生器は従来技術によるシステムの帰還制御ループ330と同じであるが、この発明のアナログ推測器は帰還制御ループ330よりも高精度である点だけが異なる。デジタル推測器は従来技術によるアナログシステムで可能な精度よりも高い精度でアクチュエータ抵抗を算定でき、アナログ推測器に不可避免的な誤差信号を補正するモデル追従機能を発揮する。また、デジタル推測器はデジタル補正のサポートのために必要となる追加の構成素子の数が最小になる構成にするのが好ましい。

【0076】図10はこの発明の速度制御アクチュエータシステムのもう一つの実施例であって、アナログ推測器1075すなわちモデル信号発生器とデジタル推測器すなわちモデル追従器1076との両方を速度帰還ループ1030に含むこの発明の実施例を示すブロック図である。この実施例において、デジタル推測器1076はディスク駆動装置の内蔵マイクロプロセッサにより実動化する。より詳細に述べると、このマイクロプロセッサがデジタル推測器1076を含むデジタル速度コントローラ1080の実動化ファームウェアを実行する。

【0077】デジタル速度コントローラ1080は当業者に周知のプロセスによりデジタル基準角速度 $\omega_{ref}$ を生ずる。デジタル基準角速度 $\omega_{ref}$ と速度帰還ループ1030からのデジタル速度を加算接続点1001内のデジタル速度コントローラ1080で組み合わせて、その出力デジタル電圧にユニット1052内で伝達関数 $G1(z)$ による処理にかける。ユニット1052からの出力電圧は双極スイッチ1053Aの第1の端子OP、すなわち動作端子にかける。この実施例ではデジタル基準角速度 $\omega_{ref}$ 発生用コントローラ1080の動作説明のためにハードウェアを用いているが、ディスク駆動装置内蔵のファームウェアで構成し同装置内蔵のマイクロプロセッサで制御できる構成にするのが好ましい。

【0078】双極スイッチ1053Aの第2の端子CAL、すなわち較正端子はデジタル速度コントローラ1080内の較正コントローラ1035に接続する。双極スイッチ1053Aのセクタはデジタル速度コントローラ1080の第1の出力線1055に接続する。スイッチ1053Aの動作はさらに詳しく後述する。

【0079】出力線1055はD-A変換器1061の入力端子に接続してある。一つの実施例では、D-A変換およびA-D変換の対象は8ビットデジタル信号で

ある。10ビットデジタル信号または12ビットデジタル信号を用いた実施例もある。

【0080】変換器1061のアナログ出力信号は加算接続点302の正極性入力端子に加える。図10において、接続点302、順方向伝達関数 $G2(s)$ 、接続点303、ユニット305乃至309、ユニット311およびユニット321は図3および図9に関する上述の説明のものと同じの構成および作用を備えるので、上述の説明がそのまま該当する。同様に、帰還ループ910および920も上述のものと同じであるので上述の説明をそのまま適用する。

【0081】速度帰還ループ1030においてユニット931、接続点933およびユニット332は速度帰還ループ930について上に述べたのと同じ構成を備え同様に動作するので、ユニット332は再生角速度 $\omega_{est}(t)$ を発生し、A-D変換器1062の入力端子に供給する。変換器1062のデジタル出力信号は、双極スイッチ1053Bのセクタに接続したデジタル速度コントローラ1080の第1の入力線に供給する。

【0082】この実施例において、ユニット931、加算接続点933およびユニット332はアナログ推測器1075を構成する。すなわち、アナログ推測器1075は三つの入力信号すなわちアナログアクチュエータ電流 $i_{act}(t)$ 、アナログアクチュエータ電圧 $V_{act}(t)$ および誤差補正信号を受け、再生角速度 $\omega_{est}(t)$ を発生してA-D変換に備える。

【0083】双極スイッチ1053Bの第1の端子OP、すなわち動作端子はデジタル速度コントローラ1080内のユニット1033の入力端子に接続する。双極スイッチ1053Bの第2の端子CALすなわち較正端子は線1034に接続し、この線1034をデジタル速度コントローラ1080内の自己調節ユニット1032に接続する。

【0084】この実施例において、アクチュエータ電流 $i_{act}(t)$ をA-D変換器1064に供給し、この変換器1064のデジタル出力をデジタル速度コントローラ1080の第2の入力線1058に加える。この第2の入力線1058はデジタル速度コントローラ1080内の自己調節ユニット1032にデジタル電流信号を供給する。

【0085】自己調節ユニット1032は、実際の時間変動アクチュエータ抵抗 $R_{act}$ に近似させるのに抵抗 $R_{eq}$ を用いることによってモデル中の誤差の補正を行う入力電流信号用モデル誤差補正信号を生ずる。自己調節ユニット1032の出力信号はデジタル速度コントローラ1080の第2の出力線1057経由でD-A変換器1063に供給される。変換器1063のアナログ出力信号は加算接続点933の第2の負極性入力端子に加えられる。すなわち、この実施例では、デジタル推測器1076はデジタル自己調節ユニット1032、A-

D変換器1064およびD-A変換器1063を含む。

【0086】この実施例において、抵抗 $R_{eq}$ は従来技術の場合と同様に初期調整を行うので、抵抗 $R_{eq}$ はアクチュエータ抵抗 $R_{act}$ の初期推定値である。次の、較正コントローラ1035がスイッチ1053Aおよび1053Bのセレクタを端子CALに接続する。

【0087】較正コントローラ1035は一連の出力電圧を逐次的に発生する。出力電圧 $\omega_{refi}$ の各々について較正コントローラ1035は再生角速度デジタル値 $\omega_{est}(t)$ とアクチュエータ電流デジタル値 $i_{act,i}$ 、すなわちアクチュエータ電流 $i_{act}(t)$ に対応し抵抗誤差 $\Delta Ri$ を算定して再生角速度 $\omega_{est}(t)$ を強制的に零にするアクチュエータ電流値 $i_{act,i}$ とを受ける。抵抗誤差 $\Delta Ri$ およびデジタル化アクチュエータ電流値 $i_{act,i}$ とを用いて較正発生器はモデル誤差補正電圧 $\delta Vi$ を生ずる。アクチュエータ電流 $i_{act,i}$ およびモデル誤差補正電圧 $\delta Vi$ は動作中の使用に供するようテーブルに格納する。このようにして、較正コントローラ1035は、各格納事項がアクチュエータ電流 $i_{act,i}$ および対応のモデル誤差補正電圧 $\delta Vi$ から成る参照テーブルを形成する。この調節過程の期間中はアクチュエータは角速度 $\omega(t)$ を確実に零にするために不動の状態を維持しなければならない。参照テーブルは自己調節抵抗を表す区分対区分線型関数であって、区分対区分の線型伝達関数である。

【0088】一つの実施例では動的ヘッドローディングの各動作の前に較正コントローラ1035で参照テーブルをつくる。デジタル自己調節ユニット1032で用いるモデル誤差補正信号は継続的に更新されるので、モデル誤差補正信号は時間依存型となり、製造過程での許容誤差、ディスク駆動装置の実際の動作歴、ほか速度帰還に影響を及ぼしてそれを変化させるディスク駆動装置の時間依存特性を補償する。これら時間依存の要因は一定とはみなしていない。

【0089】較正完了のあと、較正コントローラ1035はスイッチ1053Aおよび1053Bを作動位置に戻す。自己調節ユニット1032は、アクチュエータ電流 $i_{act}(t)$ のデジタル値 $i_{act,j}$ を受けるに伴って、区分対区分線型曲線 $f(i_{act,j})$ から線型挿間により対応のモデル誤差補正電圧 $\delta Vi$ を生じ、その対応のモデル誤差補正電圧 $\delta Vi$ をD-A変換器1063に出力する。

【0090】図11はこの発明のもう一つの実施例を示す。アクチュエータ速度制御帰還システム1100は、アナログ速度帰還推測器1175すなわちモデル信号発生器と、これに並列に配置したデジタル速度帰還補正器1176すなわちモデル追従器とを含む速度制御帰還ループ1130とを備える。この回路構成は、デジタル推測器1076が入力信号アナログ推測器1075を形成している図10のものとは異なる。また、図示の便

宜のために、動作状態から較正状態に切り替わるスイッチは含めていない。しかし、図10の実施例を見れば、当業者には後述の較正処理1300の動作のために適当なスイッチを付加することが可能であろう。

【0091】アクチュエータ速度制御帰還システム1100は、D-A変換器によって発生可能で加算接続点1101の正極性入力端子への基準入力電圧 $\omega_{ref}$ を表す電圧 $V_{ref}$ のアナログ信号を受ける。アナログ速度推測器1175が加算接続点1101の第1の負極性入力端子にアナログ電圧 $AV_{bemf}$ を生じ、デジタル速度帰還補償器1176が加算接続点1101の第2の負極性入力端子にアナログ電圧 $DV_{bemf}$ を生ずる。

【0092】加算接続点1101からの出力電圧 $\Delta V$ をユニット1102の利得 $K_{amp}$ 、すなわち例えば図4の増幅器410の利得でもあり得る利得 $K_{amp}$ で増幅し、アクチュエータ1110へのアクチュエータ電圧 $V_{act}(t)$ を発生する。アクチュエータ1110の中の加算接続点1103および1107、並びにユニット1105、1106、1108および1109は上述の加算接続点303および307、並びにユニット305、306、308および309とそれぞれ同一であるので詳述しない。

【0093】アクチュエータ電圧 $V_{act}(t)$ およびアクチュエータ電流 $i_{act}(t)$ はアナログ速度推測器1175に帰還される。図12Aはアナログ速度推測器1175の一実施例のより詳細な構成図である。図12Bは図12Aの回路を簡略化して示した図であって、アナログ速度推測器1175の動作の検討のためのものである。

【0094】入力信号 $ACT-$ および $ATC+$ はアクチュエータ両端子間の電圧であって図4に示したものと同様である。図12Bから次式が導かれる。すなわち、

【数11E】および

【数11F】上記2番目の式を1番目の式に代入でき、抵抗 $R_{sense}$ を1オームとして単純化できる。

【0095】入力信号 $V_{in}$ は抵抗器1201經由で演算増幅器1220の負極性入力端子に供給される。梯子型抵抗回路1230を抵抗器1201と並列に接続する。一つの実施例では、梯子型抵抗回路1230は各々が抵抗器とスイッチとの直列回路から成る五つの回路素子を並列接続して構成される。すなわち、梯子型抵抗回路1230は抵抗器1201A乃至1201Eおよびスイッチ1203A乃至1203Eを備える。

【0096】入力信号 $ACT-$ は抵抗器1203經由で演算増幅器1220の負極性入力端子に供給される。演算増幅器1220の出力端子は帰還抵抗器1222により負極性入力端子に接続される。演算増幅器1220の利得は基準入力電圧 $\omega_{ref}$ 対応の大きさの逆EMF電圧を表す信号を発生するように選ぶ。例えば、速度2.5インチ/秒のときの逆EMF電圧が50ミリボルトであ

るとする。その場合、電圧の変化率、基準入力電圧  $\omega_{ref}$  ボルトに対して、演算増幅器 1220 の利得は、他に利得発生段がなければ  $1.00/0.05$  すなわち 20 である。

【0097】信号  $V_{in}$  を導く入力線は 1 オームの抵抗器 1205 により信号 ACT+ の入力線に接続する。信号 ACT+ は並列接続の抵抗器 1203 および 1204 経由で演算増幅器 1220 の正極性入力端子に供給される。梯子型抵抗回路 1240 は抵抗器 1204 と並列に接続する。この実施例では梯子型抵抗回路 1240 は各々が抵抗器とスイッチとの直列回路から成る五つの回路素子を並列接続して構成される。すなわち、梯子型抵抗回路 1240 は抵抗器 1202A 乃至 1202E およびスイッチ 1204A 乃至 1204E を備える。演算増幅器 1220 の正極性入力端子は抵抗器 1206 経由で基準電圧  $V_{ref}$  に接続する。

【0098】この実施例において、演算増幅器 1220 の各入力への五つのスイッチ 1203A 乃至 1203E および 1204A 乃至 1204E は互いに独立である。通常はこれらスイッチはすべて開いた状態にある。しかし、演算増幅器入力対への各対応スイッチは同時に閉じて入力抵抗を等価にする。例えば、抵抗器 1201 と 1201A との並列接続が求められた場合はスイッチ 1203A および 1204A を閉じる。

【0099】後述のとおりアナログ速度推測器 1175 は較正される。すなわち、梯子型抵抗回路のスイッチを推測器 1175 の出力信号が逆 EMF 電圧にできるだけ近似するように調節する。これらスイッチの調節により、モデル信号発生器内の物理的アクチュエータ抵抗の近似値である抵抗  $R_{eq}$  を定義する。当業者には明らかとおり、推測器 1175 はこの発明の速度帰還ループの上述の実施例、すなわちアクチュエータ電流  $i_{act}(t)$  に抵抗  $R_{eq}$  を乗算し、その出力信号をアクチュエータ電圧  $V_{act}(t)$  と組合せ、DC 利得  $H1(z)/Kb$  または  $H1(s)/Kb$  を生ずる上述の実施例におけるユニットおよび加算接続点を実動化している。

【0100】上述のとおり、図 11 の実施例において、アナログ速度推測器 1175 は逆 EMF 電圧のモデル合致推定値を生ずる。モデル追従器すなわちデジタル速度帰還補正器 1176 は推測器 1175 からの信号の誤差を補正するモデル誤差補正信号を生ずる。アクチュエータ電流  $i_{act}(t)$  は A-D 変換器 1164 によりデジタル信号に変換される。

【0101】デジタル化した電流信号はデジタル補正器 1132 への入力信号となる。デジタル補正器 1132 はディスク駆動装置内蔵のマイクロプロセッサの実行するディスク駆動装置ファームウェアの一部として実動化される。デジタル化した電流信号に応答してデジタル補正器 1132 はディスク駆動装置内メモリに

格納された区分ごとの線型曲線表示テーブルからのデータを用いてデジタル化電流信号対応のモデル誤差補正信号を生ずる。モデル誤差補正信号は補正器 1132 からの出力信号で構成され、D-A 変換器 1163 に供給される。

【0102】D-A 変換器 1163 はデジタルモデル誤差補正信号をアナログ信号  $DV_{beamf}$  に変換し、それを加算接続点 1101 に加える。デジタル補正器 1132 の用いる区分対区分線型曲線を代表する参照テーブルは周期的に更新される。したがって、このテーブルの利用により発生するモデル誤差補正信号は逆 EMF 電圧再生に影響を及ぼすディスク駆動装置の時間依存特性を反映する。また、モデル誤差補正信号は動的ヘッドローディングの際に生ずるものなど異常事態に対する補正信号を含む。したがって、アクチュエータ速度制御帰還システム 1100 は従来技術に対比して正常動作期間中はより正確に逆 EMF 電圧の時間依存特性を再生し、異常動作期間中はより正確にアクチュエータ速度を制御する。

【0103】図 13 はモデル追従器の伝達関数の発生、すなわちデジタル速度帰還補正器 1176 のデジタル補正器 1132 の用いる区分対区分線型曲線を表す参照テーブルの形成のための較正プロセスの流れ図 1300 である。モデル追従器に対する較正プロセスは動的ヘッドローディングの各動作の前に行うのが好ましい。

【0104】ディスク駆動装置の動作の際にはこのプロセスはヘッドローディング動作の開始までロードチェックステップ 1302 の状態にある。ヘッドロード動作が開始されると、ロードステップ 1301 はタコメータ回路較正ステップ 1302 に移行する。

【0105】ステップ 1302 において、当初は例えば 100 mA の所定のアクチュエータ電流を生ずる。次に、スイッチ 1201A 乃至 1201E およびスイッチ 1202A 乃至 1202E を適宜開閉制御して信号  $AV_{beamf}$  が信号 DAC ( $V_{in}$ ) にできるだけ合致するようにする。この実施例では両者間の差を約 2 パーセントとしている。タコメータ回路較正ステップはヘッドローディングの各動作の前に行うので、経年変化、温度、環境変動ほかタコメータ回路内の同様の要素に起因する変動を考慮に入れる。

【0106】電流発生ステップ 1303 では所定の電流を発生し、アクチュエータを静止状態に保つ。例えば、スイッチ 1053 の等価回路を較正位置に配置して、速度帰還ループとアクチュエータ駆動用ボイスコイルへの既知電流の供給に用いる内部電流ループとを開くようにすることもできる。その電流の発生とともにステップは誤差算定ステップ 1304 に移る。

【0107】誤差算定ステップ 1304 では出力電流  $AV_{beamf}$  を測定し、零レベル帰還信号すなわち誤差補正信号の発生に必要な電圧を上記所定電流について算定する。次に誤差補正信号をデジタル値に変換し、そのデ

デジタル値のD-A変換器1163による変換の際に信号 $DV_{bemf}$ のレベルが誤差補正レベルになるようにする。

【0108】誤差補正信号の適切なデジタル値が算定されると、所定電流とそのデジタル値がデータ記憶ステップ1305で記憶される。データ記憶ステップ1305の完了ののち、処理は付加的電流チェックステップ1306に移る。一つの実施例では、五つの電流、すなわち-33mA、0mA、33mA、66mAおよび130mAを発生する。これら電流全部の処理が終了すると、チェックステップ1306はローディング実行ステップ1307に移行するか、次の電流を発生する電流発生ステップ1303に移りステップ1303乃至1306を再び実行する。通常この較正プロセスは約50ミリ秒で行われる。

【0109】ロード実行ステップ1307ではデジタル補正器1132がデジタルアクチュエータ電流を受け較正プロセス1300の発生した区分対区分線型曲線を用いて所与の入力信号対応のモデル誤差補正信号を発生する。このモデル誤差補正信号はD-A変換器1163に供給され、変換出力信号 $DV_{bemf}$ となる。上述の通り、ここに形成されたテーブルは、ヘッドローディング動作の期間中に速度を適切に追従するようにモデル出力追従に用いられる区分対区分線型関数を表す。この実施例では参照テーブル内で線型挿間を用い、所与の入力信号に対するモデル誤差補正信号を発生する。このプロセスはディスク駆動装置内蔵マイクロプロセッサを用いて実行する。

【0110】図14はこの発明のもう一つの実施例を示す。速度制御アクチュエータシステム1400は、アナログ速度帰還推測器1175すなわちモデル信号発生器と、A-D変換器1422と、デジタル速度帰還補正器1476すなわちモデル追従器に並列接続の伝達関数 $H1(z)$ 付きのユニット1433とを含む速度制御帰還ループ1430を備える。図示の便宜のために、動作状態から較正状態に切り換えるスイッチは図示していない。しかし、図10の実施例から、後述の較正プロセス1500実行のためのスイッチをこの回路に含め得ることは当業者には明らかであろう。

【0111】速度制御アクチュエータシステム1400はディスク駆動装置内蔵マイクロプロセッサにより慣用の手法で発生したデジタル信号 $\omega_{ref}$ を加算接続点1401の正極性入力端子に受ける。アナログ速度推測器1175はアナログ電圧 $AV_{bemf}$ を発生しA-D変換器1442に供給する。この変換器1175はアナログ電圧 $AV_{bemf}$ をデジタル化しそのデジタル化出力信号をユニット1433内の伝達関数 $H1(z)$ 素子に供給する。ユニット1433のデジタル出力信号は加算接続点1401の第1の負極性入力端子に加えられ、デジタル速度帰還補正器1476は加算接続点1401の

第2の負極性入力端子に加えられる。

【0112】この加算接続点からの出力信号はユニット1402内の伝達関数 $G1(z)$ 素子に加えられ、その出力すなわちデジタルアクチュエータ電圧はD-A変換器1421に加えられ。変換器1421からのアナログ出力電圧 $V_{act}$ はアクチュエータ1110に加えられる。アクチュエータ1110内の接続点1103および1107並びにユニット1105、1106、1108および1109は図11を参照して説明したものと同一であるので詳述しない。

【0113】アクチュエータ電圧 $V_{act}(t)$ およびアクチュエータ電流 $i_{act}(t)$ はアナログ速度推測器1175に帰還され、この推測器1175により図12を参照して述べたとおり信号 $AV_{bemf}$ を発生する。アクチュエータ電流 $i_{act}(t)$ はデジタル速度帰還補正器1476内のA-D変換器1423にも加える。その出力のデジタル化電流信号は速度帰還補正器1476内のデジタル補正器1432に加える。

【0114】このデジタル化した電流にตอบสนองしてデジタル補正器1432は参照テーブルによりモデル誤差補正信号を生ずる。このモデル誤差補正信号は速度帰還補正器1476からの出力信号である。参照テーブルは後述のとおり形成される。

【0115】図15は伝達関数、すなわちモデル追従器の参照テーブルを形成するためのプロセスの流れ図である。この実施例において、モデル追従器較正プロセス1500はヘッドローディングの各動作の前に行うのがやはり好ましい。

【0116】タコメータ回路較正ステップ1501は上述のタコメータ較正ステップ1302と同じである。しかし、ステップ1501はプロセス1300の場合のようにヘッドローディング動作ループの中には含まれてなく、したがって、ステップ1501はヘッドローディングの各動作の前には行われない。

【0117】タコメータ回路較正ステップの配置はこのディスク駆動装置の動作に基づき変更できる。プロセス1500は、プロセス1300の場合と同様のヘッドローディングループ内にタコメータ回路較正ステップを備える形で実動化することもできる。また、ヘッドローディングループ内に配置してディスク駆動装置の動作中の特定の状態の時だけ動作させるようにすることもできる。重要なことは、タコメータ回路を十分な頻度で再較正して、タコメータ回路動作に影響するアクチュエータシステム動作条件の変動に追従できるようにすることである。

【0118】ディスク駆動装置の動作において、このプロセスはヘッドローディング動作の開始までロードチェックステップ1502に留まる。ヘッドローディング開始とともにステップ1502は電流出力ステップ1503に移行する。

【0119】電流出力ステップ1503では所定電流が出力されアクチュエータは静止状態に留まる。上述のとおり、電流発生に伴いステップ1503は誤差読取りステップ1504に移行する。

【0120】誤差読取りステップ1504ではユニット1433の伝達関数 $H_1(z)$ 素子の出力信号が読み出され変換器1423からのデジタル化電流値が読み出される。伝達関数 $H_1(z)$ 素子の出力信号は零と設定されており、したがって読み出し信号はそのまま誤差信号を構成する。この出力信号そのものが誤差信号となり、したがって較正プロセス1300の場合のように誤差信号を計算する必要はない。すなわち、この構成によると、較正プロセス1500の所要時間を短縮できる。

【0121】二つのデジタル値の読出しによりデジタル化電流信号およびモデル誤差補正信号がデータ記憶ステップ1505で記憶される。このステップ1505の完了により、処理は付加的電流チェックステップ1506に移行する。一つの実施例では五つの電流、すなわち-33mA、0mA、33mA、66mAおよび130mAを用いる。これら電流全部の処理が終了すると、チェックステップ1506はローディング実行ステップ1507に移行するか、電流発生ステップ1503に移行し次の電流を発生してステップ1503乃至1506を再び実行するかのいずれかを行う。

【0122】上記五つの電流全部についてデータ記憶が終わると、ディスク駆動装置内蔵マイクロプロセッサによりアクセス可能なメモリに電流対モデル誤差補正信号の区分対区分線型テーブルが記憶される。ローディング実行ステップ1507ではディスク駆動装置内蔵のマイクロプロセッサが線型内挿によりモデル誤差補正信号を発生する。

【0123】第1の電流値に対して、デジタル化電流値 $I_i$ が蓄積ずみの参照テーブル内の電流 $I_1$ および $I_3$ の間にあると仮定する。モデル誤差補正信号 $H_2$ は電流 $I_2$ とともに蓄積され、モデル誤差補正信号 $H_3$ は電流 $I_3$ とともに蓄積される。

【0124】電流 $I_i$ に対してモデル誤差補正信号 $ERROR(I_i)$ を発生するために、ローディング動作実行ステップ1508は電流 $I_2$ および $I_3$ についての蓄積データを用いる。すなわち、次式が成立する。

【0125】

【数11G】この実施例において、モデル誤差補正信号 $ERROR(I_i)$ は帰還信号 $DV_b$ である。

【0126】図15のプロセスは図13のプロセスに対比して較正所要時間を削減し、アクチュエータ抵抗変動の要因となるアクチュエータ加熱を回避し、しかも図13のアナログプロセスよりも単純な実動化を可能にする。

【0127】種々の実施例に関連して、正常動作および異常動作の両方について逆EMF電圧再生を行う従来技

術の速度制御アクチュエータシステムの欠点を解消する手法および装置構成を上述してきた。逆EMF電圧の一部の再生のためにモデル信号発生器、すなわち時間依存パラメータとディスク駆動装置のパラメータの時間変動を含む誤差補正信号発生用のモデル追従器とを用いるモデル信号発生器の利用により、この発明の速度制御アクチュエータシステムは安定度を高めている。上記モデル追従器は製造時の定数変動、温度による変動、経年変化による変動など諸変動を把握しやすい型で補正する。

【0128】ここに述べた実施例はこの発明の原理を例示によって説明するためのものであって、ここに記載した特定の例に限定することを意図するものではない。この発明の原理が速度制御帰還ループ付きの用途、またはモデル化可能な帰還ループおよびそのモデルからの信号の補正用のモデル追従器付きの用途に使えることは当業者には明らかであろう。

【図面の簡単な説明】

【図1】従来技術の逆EMF電圧信号発生手法を示し、逆EMF電圧信号が増幅されることを示す図。

【図2】逆EMF電圧の定義に用いられる種々の要因を示す図。

【図3】物理的速度帰還ループおよびモデル合致速度帰還ループの両方を含む従来技術の速度制御アクチュエータシステムの構成図。

【図4】モデル合致速度帰還ループを含む従来技術の速度制御アクチュエータ回路の例の概略図。

【図5】図4のモデル合致速度帰還ループの異常ヘッドローディング時の誤差を示すグラフ。

【図6】モデル信号発生器およびモデル追従器を含む本発明の新たな速度制御アクチュエータシステムによるディスク駆動装置のブロック図。

【図7】図6のモデル信号発生器およびモデル追従器の一例のより詳細な構成図。

【図8】A乃至Hはこの発明のモデル追従器付きの、または同追従なしの速度制御アクチュエータシステムの動作を示す図。

【図9】モデル信号発生器およびモデル追従器を速度帰還ループに含むこの発明の速度制御アクチュエータシステムのもう一つの実施例。

【図10】デジタルアクチュエータシステムとアナログモデル信号発生器およびデジタルモデル追従器とを有する速度帰還ループとを含むこの発明の速度制御アクチュエータシステムの実施例の構成図。

【図11】アナログモデル信号発生器とデジタルモデル追従器とを備える速度帰還ループを含むこの発明のもう一つのアナログ速度制御アクチュエータシステムの構成図。

【図12】Aは図11のアナログモデル信号発生器の一つの例の概略構成図。BはAの回路の等価回路。

【図13】図11のデジタル補正器の発生する誤差信

号を算定する較正プロセスの流れ図。

【図14】デジタルアクチュエータ信号発生器とアナログモデル信号発生器およびデジタルモデル追従器を有する速度帰還ループとを含むこの発明の速度制御アクチュエータシステムのもう一つの実施例のブロック図。

【図15】図14のデジタル補正器の発生する誤差信号を算定する較正プロセスの流れ図である。

【符号の説明】

300, 900, 1000, 1100, 1400 速度制御アクチュエータシステム  
301, 302, 303, 304, 307, 701, 710 加算接続点  
310, 910 逆EMF電圧帰還ループ  
320, 920 電流帰還ループ  
330, 930, 1030, 1130, 1430 速度帰還ループ  
410, 420 演算増幅器  
Req 較正用可変抵抗器  
600 ディスク駆動装置  
650 アクチュエータ制御システム  
660 モデル追従システム  
610 アクチュエータコントローラ  
601 アクチュエータ ドライバ

602 アクチュエータ  
603 ディスク  
604 トランスデューサ  
661, 961 モデル信号発生器  
662, 962 モデル追従器  
1075 アナログ推測器  
1076 デジタル追従器  
1080 デジタル速度コントローラ  
1035 較正コントローラ  
1032 自己調節ユニット  
1175 アナログ速度帰還推測器  
1176 デジタル速度帰還推測器  
1110 アクチュエータ  
1230, 1240 梯子型抵抗回路  
1220 演算増幅器  
1476 デジタル速度帰還補正器  
整理番号USMA35  
化学式等を記載した書面  
明細書  
【数1】

$$V_{act}(t) = R_{act}(t) * i_{act}(t) + L_{act} * \frac{di_{act}(t)}{dt} \quad (1)$$

【数2】

$$J_{act} \frac{d\omega(t)}{dt} = T_{act}(t) - T_{load}(t) - B_{act} * \omega(t) \quad (2)$$

【数3】

$$V_{act}(t) = R_{act}(t) * i_{act}(t) \quad (3)$$

【数4】

$$J_{act} = \frac{d\omega(t)}{dt} T_{act}(t) - T_{load}(t) \quad (4)$$

【数5】

$$\omega(t) = (1/K_b) * V_{bemf} \quad (5)$$

【数6】

$$V_{bemf}(t) = V_{act}(t) - (R_{act}(t) * i_{act}(t)) \quad (6)$$

【数7】

$$\omega(t) = (1/K_b) (V_{act}(t) - (R_{act}(t) * i_{act}(t))) \quad (7)$$

【数8】

$$V_{bemf}(t) = V_{act}(t) - (R_{eq} * i_{act}(t)) \quad (8)$$

【数9】

$$TACH = 5 (V_{act} - (5/R_{eq}) * i_{act}) \quad (9)$$

【数10】  $R_{eq} = R_{act} + R_{\delta}$

(10)

【数10A】

$$V_{best}(t) = V_{act}(t) - ((R_{act} + R_{\delta}) * i_{act}(t))$$

【数10B】

$$V_{best}(t) = (V_{act}(t) - R_{act} * i_{act}(t)) - R_d * i_{act}(t)$$

【数11】

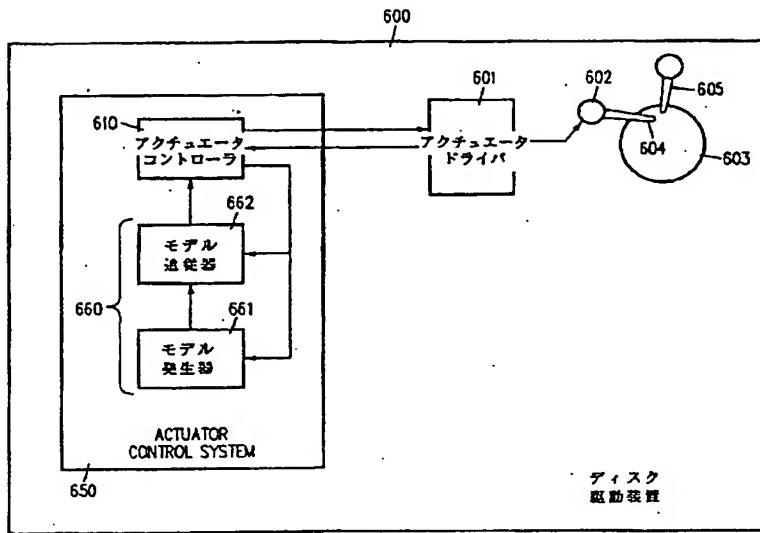




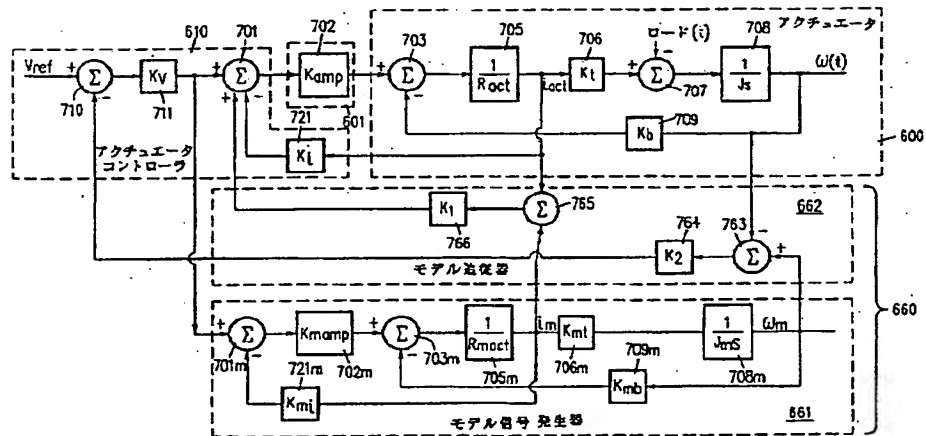
Figure 8 consists of eight sub-graphs labeled A through H, each plotting a normalized input (正規化入力) against time (t).

- Graph A:** Shows a step response curve 801 that rises smoothly from 0 to a steady-state value of 1.
- Graph B:** Shows a step response curve 802 that rises smoothly from 0 to a steady-state value of 1.
- Graph C:** Shows a step response curve 803 that rises smoothly from 0 to a steady-state value of A.
- Graph D:** Shows a step response curve 804 that rises smoothly from 0 to a steady-state value of B.
- Graph E:** Shows a step response curve 803 (solid line) and 805 (dashed line) that rise from 0 to a steady-state value of A. Curve 805 shows a slight overshoot.
- Graph F:** Shows a step response curve 804 (solid line) and 806 (dashed line) that rise from 0 to a steady-state value of B. Curve 806 shows a significant overshoot and oscillation.
- Graph G:** Shows a step response curve 802 (solid line) and 807 (dashed line) that rise from 0 to a steady-state value of 1. Curve 807 shows a significant overshoot and oscillation. A label '出力誤差 809' (output error 809) is present next to the curves.
- Graph H:** Shows a step response curve 802 (solid line) and 808 (dashed line) that rise from 0 to a steady-state value of 2. Curve 808 shows a significant overshoot and oscillation.

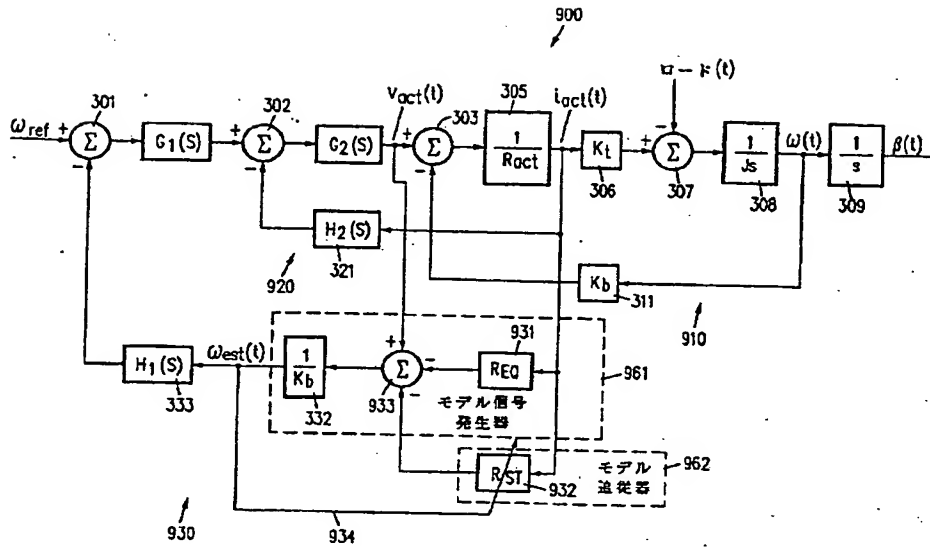
【図 6】



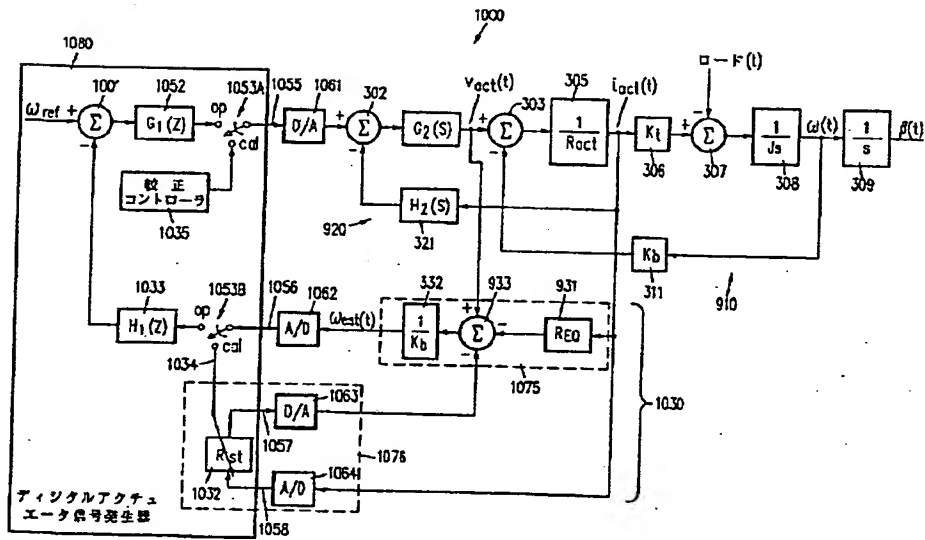
【図 7】



【図 9】

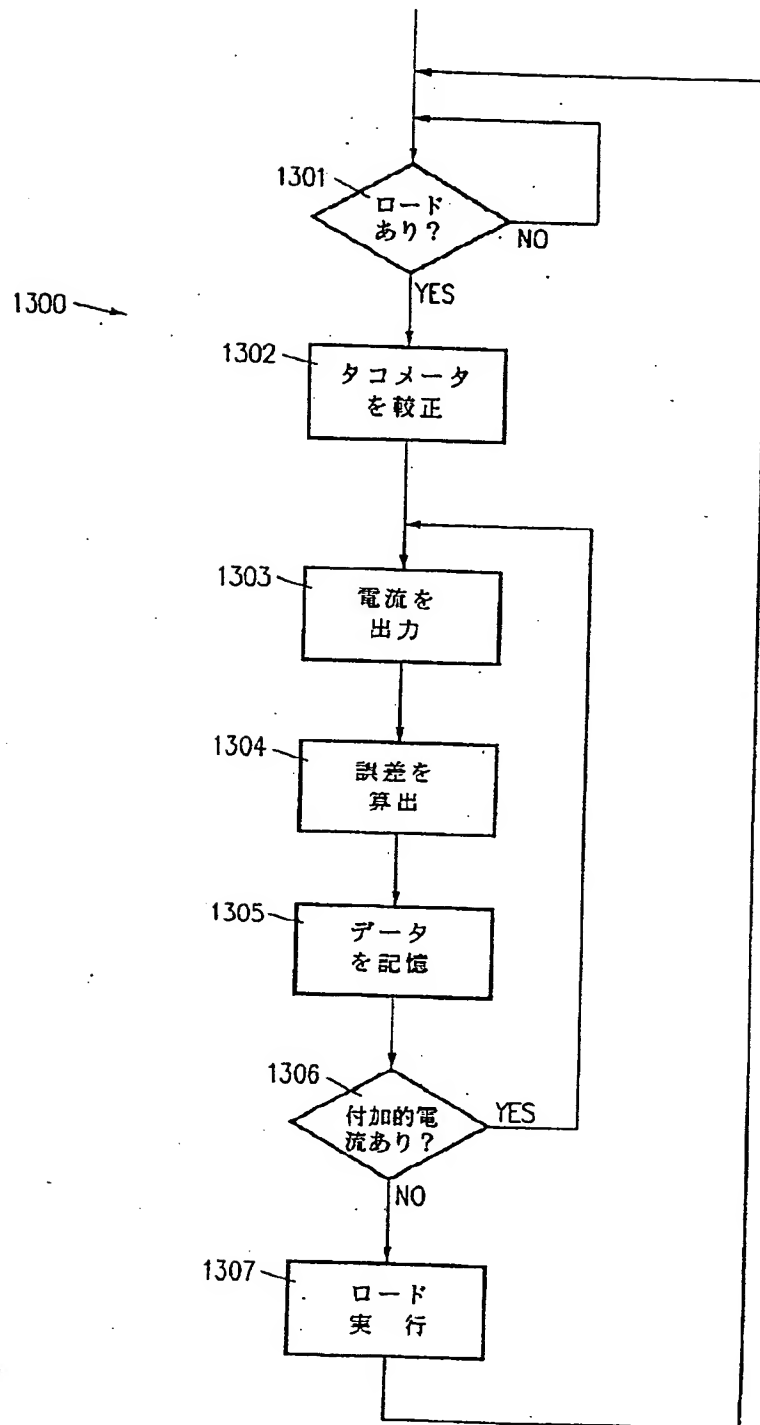


【図 10】



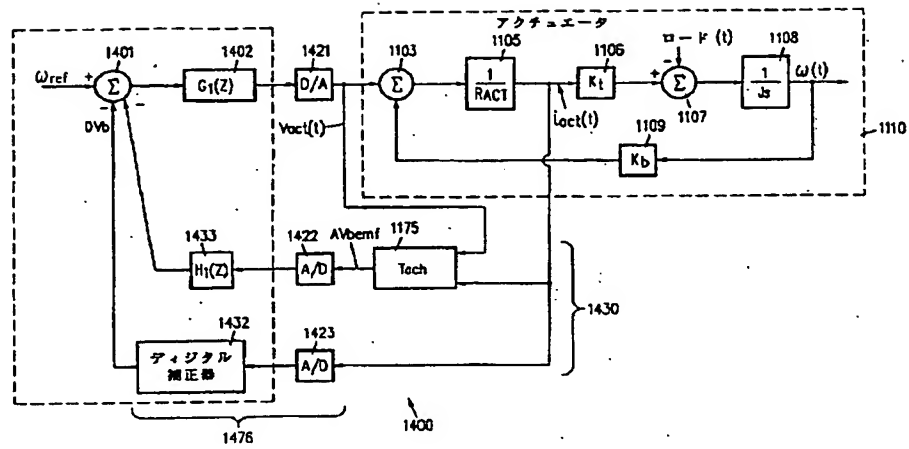
Block diagram of a digital disk drive control system. The diagram shows a feedback loop where a reference voltage  $V_{ref}$  is compared with a feedback signal  $V_{bmf}$  at a summing junction 1101. The error signal  $\Delta V$  is amplified by  $K_{amp}$  (1102) to produce  $V_{act}(t)$ , which is the drive current for the actuator. The actuator (1100) includes a summing junction 1103, a  $R_{ACT}$  block (1105), a  $K_t$  block (1106), a load block 1107, and a  $1/s$  block (1108). The output is angular velocity  $\omega(t)$ . A feedback path includes a  $K_b$  block (1109) and a TACH block (1175). A digital control loop (1130) consists of a D/A converter (1163), a digital correction block 1132 (containing a digital filter and memory), and an A/D converter (1164).

【図13】





【図 14】



【図15】

